robotron

Betriebsdokumentation
Mikrorechnersystem K 1520

Technische Beschreibung
ATS K 7028.10/20

Heft 13

/E-3601/

robotron

Betriebsdokumentation Mikrorechnersystem K 1520

Heft 13: Technische Beschreibung

ATS K 7028.10/20

VEB Robotron-Elektronik Zella-Mehlis 1983

Exporteur:

Robotron-Export-Import
Volkseigener Außenhandelsbetrieb der
Deutschen Demokratischen Republik
DDR - 1080 Berlin
Friedrichstraße 61

Produzent:

VEB Robotron-Elektronik
DDR - 6060 Zella-Mehlis
Straße der Antifa 63 - 66
Postschließfach 96

Verantwortl. Lektor und Gesamtbearbeitung
im Auftrag der DEWAG Cottbus:
Dr. Lutz-Steffen Tag, Leipzig

SG 139/55/83 V/6/15

Inhaltsverzeichnis Heft 13

		Seite
I.		
ATS K 7020.10		
1.	Kurzcharakteristik	3
2.	Technische Daten	3
3.	Funktionsbeschreibung	5
4.	Programmierung	16
4.1.	Betriebsweisen der ATS	16
4.2.	Adressenverschlüsselung für die ATS	17
4.3.	Bereitstellung der Übertragungsfrequenzen für SIO	19
II.		
ATS K 7020.20		
1.	Kurzcharakteristik	23
2.	Technische Daten	23
3.	Funktionsbeschreibung	25
3.1.	Funktionskomplexe	25
3.2.	Anschlußbedingungen	32
4.	Programmierung	38
4.1.	Betriebsweise der ATS	38
4.2.	Adressenverschlüsselung für die STE	40
4.3.	Bereitstellung der Übertragungsfrequenzen	41
4.4.	Zuordnung der V.24-Schnittstellenleitungen	42

Weitere Teile der Betriebsdokumentation Mikrorechnersystem K 1520 erscheinen in folgenden Einzelausgaben:

Heft 1:	Allgemeine Unterlagen	
Heft 2:	Technische Beschreibung	OPS K 3520, FPS K 3820, OPS K 3621
Heft 3:	Technische Beschreibung	OPS K 3525, OPS K 3521, OPS K 3621
Heft 4:	Technische Beschreibung	ADA K 6022
Heft 5:	Technische Beschreibung	ASV K 8021
Heft 6:	Technische Beschreibung	ASP K 5121
Heft 7:	Technische Beschreibung	BDE K 7622, ABD K 7022
Heft 8:	Technische Beschreibung	PPE 0420, PLG K 0421, PAE K 0422
Heft 9:	Technische Beschreibung	AKB K 5020
Heft 10:	Technische Beschreibung	ABS K 7023, K7023.01, K 7024.30, K 7029
Heft 11:	Technische Beschreibung	ALB K 6025
Heft 12:	Technische Beschreibung	ATD K 7026
Heft 14:	Technische Beschreibung	AMB K 5025

1.

ATS K 7028.10

1.

Kurzcharakteristik

Die Anschlußsteuerung ATS K 7028.10 ermöglicht im MRS K 1520 die Kopplung peripherer Geräte und Baugruppen über zwei voneinander unabhängige IFSS-Kanäle gemäß KROS-R 5006 und realisiert den standardgemäßen Anschluß einer DEKK-Tastatur entsprechend KROS-R 5103. Darüber hinaus steht auf der Anschlußeinheit ein Ausgaberegister mit 8 Bit Speicherbreite für spezielle Anwendungen zur Verfügung.

2.

Technische Daten

Steckeinheitenabmessungen:	215 mm x 170 mm
Steckraster:	20 mm
Steckverbinder:	2 x 58polig, indirekt, Bauform 304-58 TGL 29331/03 1 x 26polig, indirekt, Bauform 102-26 TGL 29331/04 2 x 5polig, indirekt, Bauform 103-5 TGL 29331/04
Einsatzklasse:	5/60/30/95/10-15
Stromversorgung: (ohne angeschlossene Tastatur)	+ 5 V ± 5 %, typ. 1,5 A + 12 V ± 5 %, typ. 0,06 A
Kanäle je Steckeinheit:	2 unabhängige Ein/Ausgabe-Kanäle mit IFSS-Schnittstelle gemäß KROS-R 5006 1 Ein/Ausgabe-Kanal zum Anschluß einer Tastatur gem. KROS-R 5103

	1 8-Bit-Parallel-Ausgaberegister zur speziellen Anwendung, geeignet zur direkten Ansteuerung von LED-Anzeigen
	Abfragemöglichkeit für 1 Selektorbyte
IFSS-Kanäle (X4, X5)	Arbeitsmodus: DÜ- oder Testmodus Betriebsweise: duplex Gleichlaufverfahren: asynchron Zeichenformat: 5 ... 8 Bit/Zeichen Stopbitlänge: 1, 1 1/2, 2 Bit Parität: gerade, ungerade, ohne Übertragungsgeschwindigkeit: 150, 200, 300, 600, 1200, 2400, 4800, 9600 Bd Übertragungsentfernung: max. 500 m Elektrische Bedingungen der Schnittstellen/ IFSS KROS-R 5006
Anschluß zum Systembus (X1)	8 Adressenleitungen (AB0 ... AB7) 8 Datenleitungen (DB0 ... DB7) 11 Steuerleitungen ($\overline{WT}$, $\overline{IORQ}$, $\overline{IODI}$, $\overline{RD}$, TAKT, $\overline{RESET}$, $\overline{IEI}$, $\overline{IEO}$, $\overline{WAIT}$, $\overline{RDY}$, $\overline{INT}$)
Tastatur-Kanal (X3)	8 Datenleitungen (UB0 ... UB7) 4 Auswahlleitungen ($\overline{UCS1}$ ... $\overline{UCS4}$) 1 Gültigkeitssignal ($\overline{UINT}$) Schnittstellenbedingungen gemäß KROS-R 5103

	Die Betriebsspannungen der Tastatur (+ 5 V, + 12 V, + 5 V) werden über X3 von der ATS bereitgestellt.
Ausgaberegister	Speicherbreite: 8 Bit Max. Belastung je Ausgang: 15 mA (Pull-Down-Betrieb)
Adressierung der Steckeinheit	Durch interne Wickelverbindungen können über das Programmierfeld X15 - X16 8 verschiedene STE-Adressen ausgewählt werden.
Selektorbyte	Über Programmierfeld frei kodierbar (8 Bit), Abfrage durch die ZVE über den Datenbus

3. Funktionsbeschreibung

3.1. Funktionskomplexe

Die ATS K 7008.10 besteht aus folgenden wesentlichen Funktionskomplexen:

- MUS-Anpassung
- Taktversorgung durch CTC
- Schnittstellensteuerung für IFSS durch SIO
- Steuerung des Testmodus
- IFSS-Kabelstufen
- Steuerung der Tastatur-Schnittstelle
- Ausgabe-Register
- Abfrage des Selektorbyte

3.1.1.
BUS-Anpassung

Die Adressen-, Daten- und Steuersignale werden durch spezielle Anpassungsbausteine (SE12, SE16) von den Bausteinen Q304 (SIO) und Q302 (CTC) sowie den übrigen Funktionskomplexen entkoppelt. Die bidirektionalen Verstärkerbausteine SE16 werden in Richtung Systembus gesteuert, falls die Bedingungen

$$\text{IORQ} \cdot \text{RD} \cdot \overline{\text{IODI}} \cdot \text{GÜLTIGE ADRESSE}$$
$$\vee\ \text{IORQ} \cdot \text{M1} \cdot \text{IEI} \cdot \text{IEO}$$

erfüllt sind.

Die Adressenbits werden zur Unterscheidung von Daten- und Steuerinformationen für Kanal A/B, zur Bildung der Chip-Auswahlsignale und der Funktionsauswahlsignale für den Tastaturkanal über BUS-Verstärker (SE12) bereitgestellt.

Das Kennungssignal RDY wird aus den Bedingungen

$$\overline{\text{CE}} \cdot \text{IORQ} \cdot \overline{\text{IODI}} \cdot \overline{\text{M1}}$$
$$\vee\ \text{IORQ} \cdot \text{M1} \cdot \text{IEI} \cdot \overline{\text{IEO}}$$

gebildet.

Die Signale $\overline{\text{RDY}}$, $\overline{\text{WAIT}}$ und $\overline{\text{INT}}$ werden zur Verstärkung über Open-Kollektorstufen geführt.

Die Steuerung der Interrupt-Kette erfolgt entsprechend den in der TGL 37271 (Linieninterface BUS K 1520) angegebenen Prinzipien.

3.1.2.
Takterzeugung durch CTC

Der Baustein Q302 (CTC) wird als programmierter Frequenzteiler zur Bereitstellung der vom Baustein Q304 (SIO) benötigten Sende- und Empfangstakte benutzt. Die Kanäle 0, 1 und 2 des CTC sind zu diesem Zweck als Zeitgeber entsprechend der zu

realisierenden Übertragungsgeschwindigkeit der seriellen Daten (Baurate) zu programmieren. Dabei gilt folgende feste Zuordnung:

Sendetakt	TxC für SIO-Kanal A	CTC-Kanal 0
Empfangstakt	RxC für SIO-Kanal A	CTC-Kanal 1
Sende- und Empfangstakt RxTxC für SIO-Kanal B		CTC-Kanal 2

Die angegebene Zuordnung gilt sowohl für Normalbetrieb (Datenübertragungs-Modus) als auch im Testmodus.

3.1.3. Schnittstellensteuerung für IFSS durch SIO

Die Aufgabe des Bausteins Q304 besteht in der Parallel-Serienwandlung der Ausgabedaten der ZVE sowie der Rückwandlung der über das IFSS-Interface empfangenen seriellen Eingabedaten einschließlich der zugehörigen Schnittstellensteuerung. Die beiden Kanäle des Bausteins sind unabhängig voneinander zu betreiben und zu programmieren.

Die Programmierung des Bausteins erfolgt durch Steuerworte, die von der ZVE zum Baustein ausgegeben werden. Die Bereit- und Statusinformationen werden über Eingabebefehle gelesen oder können durch Interrupts der ZVE gemeldet werden. Nach dem Anfangsladen der Steuerregister des Bausteins kann die Datenübertragung (Ein- und Ausgabe) beginnen. Die beiden Datenübertragungs-Kanäle sind voll duplexfähig, so daß Ein- und Ausgabevorgänge zeitlich parallel ablaufen können.

Bezüglich der spezifischen Arbeitsweise des Bausteins Q304 (SIO) sei auf die umfangreiche Bausteindokumentation verwiesen.

3.1.4.
Steuerung des Testmodus

Die beiden E/A-Kanäle der Steckeinheit können unabhängig voneinander im Testmodus betrieben werden. Damit ist auch unter 'on-line'-Bedingungen eine Prüfung der Arbeitsfähigkeit der Kanalelektronik möglich. Der Testmodus kann über das Programm eingeschaltet werden und stellt einen logischen Kurzschluß zwischen Sendedatenausgang und Empfangsdateneingang des jeweils angewählten SIO-Kanals her. Der eingeschaltete Testmodus bleibt gespeichert, bis eine Rückschaltung in den Normalzustand (DÜ-Modus) erfolgt. Im Testmodus gelangen keine Sendedaten zu den Kabelstufen bzw. werden keine Empfangsdaten vom Interface ausgewertet.

3.1.5.
IFSS-Kabelstufen

Das IFSS ist ein serielles Interface zur direkten Kopplung von Ein/Ausgabe-Geräten über Entfernungen bis zu 500 m in der speziellen Auslegung als 20 mA-Stromschleife. Der Datenaustausch erfolgt asynchron im Start-Stop-Verfahren über eine vieradrige Duplexverbindung. Je zwei Leitungen bilden eine Stromschleife (Sende- und Empfangsschleife), die über optelektronische Koppler mit der Ein- und Ausgabelogik verbunden ist. Der Strom in der Schleife beträgt im Zustand der logischen '1' (Ruhezustand) 15 mA ... 25 mA (Nennwert 20 mA) und im Zustand logische '0' 1 mA ... 3 mA (Nennwert 2 mA).

Die Einspeisung des Schleifenstroms kann sowohl auf der Steckeinheit (Aktivmodus) als auch auf der jeweiligen Gegenstelle (Passivmodus) erfolgen. Dazu befinden sich auf der Steckeinheit K 7028.10 zwei Konstantstromquellen, die entsprechend dem gewünschten Arbeitsmodus den beiden IFSS-Kennälen zugeordnet werden können (s. Abb. I/1).

Die beiden IFSS-Kanäle sind hinsichtlich ihrer elektrischen Parameter gleichwertig und realisieren die Bedingungen gemäß KROS-R 5105. Vertauschungen der Übertragungskabel oder Schlüsse zwischen den Übertragungsleitungen können nicht zur Zerstörung der Kabelstufen führen.

Die Datenübertragungs-Rate ist für beide IFSS-Kanäle unabhängig programmierbar und beträgt maximal 9600 Bit/s. Bezüglich der speziellen Übertragungsparameter (Anzahl der Stopbits, Paritätsprüfung, Anzahl der Datenbits je Zeichen) können die Funktionen des Bausteins Q304 voll genutzt werden.

3.1.6.
Steuerung der Tastaturtrennstelle

Die Tastaturtrennstelle ermöglicht den Anschluß einer standardisierten DEKK-Tastatur entsprechend KROS-R 5103. Der Anschluß erfolgt über eine bidirektionale 8-Bit-Schnittstelle, bestehend aus 8 Datenleitungen UB0 ... UB7, 4 Funktions-Auswahlleitungen $\overline{UCS1}$ ... $\overline{UCS4}$ sowie dem Gültigkeits-Signal $\overline{UINT}$. Die Ankopplung der Tastatur-Datenleitungen an den Datenbus K 1520 erfolgt über entsprechende BUS-Verstärker (SR16), die in Richtung Systembus gesteuert werden, wenn die Bedingung

$\overline{IODI}$. IORQ . $\overline{WT}$. GÜLTIGE ADRESSE

erfüllt ist.

Gleichzeitig wird dabei das Signal $\overline{RDT}$ gebildet.

Die Auswahlsignale $\overline{UCS1}$ ... $\overline{UCS4}$ für die verschiedenen Tastaturfunktionen werden durch Adressenentschlüsselung gebildet. Die Beschreibung der Tastaturfunktionen ist der jeweiligen Dokumentation zu entnehmen.

Das Gültigkeitssignal $\overline{UINT}$ von der Tastatur steht über X2:E14 auf dem Koppelbus zur spezifischen Benutzung zur Verfügung.

3.1.7.
Ausgabe-Register

Das auf der Steckeinheit vorhandene Ausgaberegister ermöglicht die parallele Speicherung eines 8-Bit-Datenwortes. Das Einschreiben der Informationen vom Datenbus in das Register erfolgt, wenn die Bedingung

$\overline{IODI} \cdot IORQ \cdot \overline{WT} \cdot$ GÜLTIGE ADRESSE

erfüllt ist.

Dabei wird das Signal $\overline{RDY}$ gebildet.

Die Information des Registers bleibt bis zum nächsten Einschreibvorgang gespeichert. Die Speicherausgänge DSA0 ... DSA7 des Registers (SB12) sind über den Koppelbus (X2) zugänglich.

Die Belastung der einzelnen Ausgänge beträgt im 'LOW'-Zustand max. 15 mA.

3.1.8.
Abfrage des Selektorbyte

Über das Programmierfeld X13 - X14 besteht die Möglichkeit, ein Datenwort von 8 Bit Länge zu kodieren und zur anwenderspezifischen Auswertung in die ZVE zu laden. Die Kodierung dieses Selektorbyte kann auf dem Datenbus K 1520 gelesen werden, wenn die Bedingung

$\overline{IODI} \cdot IORQ \cdot \overline{WT} \cdot$ GÜLTIGE ADRESSE

erfüllt ist.

Dabei wird das Signal $\overline{RDY}$ gebildet.

3.2.
Anschlußtedingungen

3.2.1.
Systembus- und Koppelbusanschlüsse der ATS

Die Anschlußbedingungen an den Systembus sind in der TGL 37271 (Linieninterface EUS K 1520) dargelegt.

Die auf der ATS verwendeten bzw. realisierten Signale sind unter Punkt 2. aufgeführt.

Die Belegung des Koppelbus (X2) der ATS ist in der folgenden Tabelle wiedergegeben.

KONTAKT	SIGNALNAME
A08	DSA6
B08	DSA7
A09	DSA5
B09	DSA4
A10	DSA1
B10	DSA0
A11	DSA2
B11	DSA3
A13	$\overline{\text{BSL2}}$
B13	$\overline{\text{BSL1}}$
B14	$\overline{\text{UINT}}$

3.2.2.
Anschluß zur seriellen Schnittstelle

Die Anschlüsse der beiden IFSS-Kanäle erfolgen an der ATS griffseitig durch 5polige indirekte Steckverbinder.

X4 $\hat{=}$ IFSS-Kanal A
X5 $\hat{=}$ IFSS-Kanal B

Die Schnittstellenleitungen sind folgenden Kontakten zugeordnet:

KONTAKT	LEITUNG
A01	SD-
B02	SD+
A03	ED+
B04	ED-
A05	SCHIRM

3.2.3. Tastaturanschluß

Der Anschluß einer Tastatur erfolgt griffseitig über den indirekten 26poligen Steckverbinder X3. Die Belegung der Kontakte ist der nachfolgenden Tabelle zu entnehmen.

KONTAKT	SIGNALNAME	KONTAKT	SIGNALNAME
A01	00	B01	00
A02	-	B02	5N
A03	UB1	B03	UB0
A04	UB3	B04	UB2
A05	UB5	B05	UB4
A06	UB7	B06	UB6
A07	5P	B07	$\overline{\text{UINT}}$
A08	$\overline{\text{UCS4}}$	B08	-
A09	$\overline{\text{UCS2}}$	B09	$\overline{\text{UCS1}}$
A10	5P	B10	$\overline{\text{UCS3}}$
A11	5P	B11	5P
A12	12P	B12	5P
A13	00	B13	5P

3.3. Einstellmöglichkeiten auf der Steckeinheit

3.3.1. Zuweisung der STE-Adresse

Als Adresse für die ATS K 7028-10 werden die niederen 8 Bit der 16 Bit breiten Adresse des K 1520-Bus gewertet.

Aus den Adreßbits AB5, AB6 und AB7 wird auf der ATS die Steckeinheiten-Adresse gebildet. Über das Programmierfeld X14 - X16 können 8 verschiedene Anfangsadressen eingestellt werden.

Durch Decodierung der Adreßbits AB0 ... AB4 werden beim Anliegen einer gültigen STE-Adresse die Funktionsauswahl- und Chip-Enable-Signale gebildet (s. Pkt. 4.2.).

Das Einstellen der STE-Adresse erfolgt entsprechend der nachstehenden Tabelle:

STE-ADRESSE	Erforderliche Wickelbrücken X15 - X16					
	1 - 1	2 - 2	3 - 3	4 - 4	5 - 5	6 - 6
00		x		x		x
02	x			x		x
04		x	x			x
06	x		x			x
08		x		x	x	
0A	x			x	x	
0C		x	x		x	
0E*	x		x		x	

* Vorzugsadresse

3.3.2. Zuführung der Zählimpulse für CTC-Kanal 3

Der Kanal 3 des Bausteins Q302 wird für die Erzeugung der Sende- bzw. Empfangstaktfrequenzen nicht benötigt und steht

dem Anwender als Zählerkanal zur Verfügung. Die Zuführung der Zählimpulse zum Eingang CLK/TRG3 des Bausteins Q302 erfolgt über die Brücken X17 - X18.

Impulse werden extern über Koppelbus (X2) Kontakt A22 zugeführt	X17:1 - X18:1
Zuführung der Impulse vom Ausgang ZC/TO0 des Bausteins Q302	X17:2 - X18:2
Zuführung der Impulse vom Ausgang ZC/TO2 des Bausteins Q302	X17:3 - X18:3

3.3.3. IFSS-Modus

Die auf der Steckeinheit vorhandenen zwei Konstantstromquellen können zur variablen Gestaltung des Arbeitsmodus der IFSS-Kanäle genutzt werden (vgl. Abb. XXII/1). Grundsätzlich sind die folgenden Arbeitsmodi möglich:

Aktivmodus (Stromeinspeisung über Konstantstromquelle auf der STE)	Sendeschleife	Kanal A
	Sendeschleife	Kanal B
	Empfangsschleife	Kanal B
Passivmodus	Sendeschleife	Kanal A und B
	Empfangsschleife	Kanal A und B

Die Zuordnung der Konstandstromquellen erfolgt über entsprechende Wickelverbindungen. Die jeweils erforderlichen Brücken sind in Tabelle 3.1. zusammengestellt.

Die Verbindung des Leitungsschirms an den Steckverbindern auf der Leiterplatte (Kontakt A05) mit dem Nullpotential der Steckeinheit erfolgt je nach Bedarf über die Lötbrücken B1 bzw. B2 (s. Abb. I/2).

Tabelle 3.1.

IFSS-Kanal A (X4)		IFSS-Kanal B (X5)		Erforderliche Wickelbrücken
Sender	Empf.	Sender	Empf.	
-	-	-	-	X22:1-X23:1, X24:1-X25:1, X24:4-X25:4
x	-	-	-	X22:1-X23:1, X24:1-X25:2, X25:1-X24:2 X24:4-X25:4
-	-	x	-	X22:1-X23:2, X23:1-X22:2, X24:1-X25:1 X24:4-X25:4
-	-	-	x	X22:1-X23:1, X24:1-X25:1, X24:4-X25:3, X24:3-X25:4
-	-	x	x	X22:1-X23:2, X23:1-X22:2, X24:1-X25:1, X24:4-X25:3, X24:3-X25:4
x	-	x	-	X22:1-X23:2, X23:1-X22:2, X24:1-X25:2 X24:2-X25:1, X24:4-X25:4
-	-	x	x	X22:1-X23:2, X23:1-X22:2, X24:1-X25:1, X24:4-X25:3, X24:3-X25:4

x Stromeinspeisung

4.
Programmierung

4.1.
Betriebsweisen der ATS

4.1.1.
Betriebsweise der seriellen Schnittstelle

Die serielle Ein- und Ausgabe der Daten auf dem IFSS wird durch den SIO-Baustein Q304 realisiert. Die Datenübertragung erfolgt asynchron im Start-Stop-Verfahren. Die spezifischen Übertragungsparameter (Anzahl der Stopbits, Paritätsprüfung Anzahl der Datenbits je Zeichen) werden durch Steuerworte, die von der ZVE zum Baustein ausgegeben werden, programmiert.

4.1.2.
Betriebsweise der Systembus-Schnittstelle

Die Datenübertragung auf dem IFSS kann wahlweise im Interrupt- oder im Polling-Betrieb gesteuert werden.

Interrupt-Betrieb

Die Bausteine Q304 (SIO) und Q302 (CTC) sind auf der STE zu einer Interrupt-Kette zusammengeschaltet, so daß sich die folgende Prioritätenreihe ergibt:

SIO	Empfänger	Kanal A	Fallende Priorität
	Sender	Kanal A	
	Status	Kanal A	
SIO	Empfänger	Kanal B	
	Sender	Kanal B	
	Status	Kanal B	
CTC	Kanal 0		
	Kanal 1		
	Kanal 2		
	Kanal 3		

Polling-Betrieb

Durch ein Wechselspiel zwischen Laden der Schreibregister des SIO, Ein- und Ausgabe von Daten und Auswerten der Statusregister des Bausteins ist der Polling-Betrieb zur Steuerung der seriellen Datenübertragung möglich.

4.1.3.
Betriebsweise der Tastaturschnittstelle

Daten- und Statusinformationen können über den Datenbus K 1520 gelesen werden, wenn die Funktionsauswahlsignale $\overline{UCS1}$ bzw. $\overline{UCS2}$ anliegen. Die Ausgabe von Informationen vom Datenbus zur Tastatur erfolgt zusammen mit den Auswahlsignalen $\overline{UCS3}$ bzw. $\overline{UCS4}$.

Die Tastaturschnittstelle kann im Abfragebetrieb (Polling) oder unter Nutzung des Gültigkeitssignals $\overline{UINT}$ im Interruptmodus betrieben werden.

4.2.
Adressenverschlüsselung für die ATS

Die für die Adressierung der Steckeinheit benutzten Adreßbits AB5, AB6 und AB7 werden durch das Programmierfeld X15 - X16 festgelegt (Anfangsadresse der Steckeinheit). Die funktionelle Bedeutung der Ein/Ausgabe-Befehle der ZVE wird durch die Adreßbits AB0 ... AB4 bestimmt, wobei die in der nachfolgenden Zusammenstellung aufgeführten Adressenkombinationen nutzbar sind.

AB	7	6	5	4	3	2	1	0	Bemerkungen
	X	X	X	0	0	0	0	0	Tastaturschnittstelle in Richtung Systembus, Funktionsauswahl mit $\overline{UCS1}$
	X	X	X	0	0	0	0	1	Tastaturschnittstelle in Richtung Systembus, Funktionsauswahl mit $\overline{UCS2}$
	X	X	X	0	0	0	1	0	Tastaturschnittstelle in Richtung Tastatur, Funktionsauswahl mit $\overline{UCS4}$
	X	X	X	0	0	0	1	1	Einlesen des Selektorbyte auf DB0 ... DB7
	X	X	X	0	0	1	0	0	Übernahme der Information ins Ausgaberegister
	X	X	X	0	0	1	0	1	Funktionsauswahlsignal $\overline{FSL1}$ aktiv
	X	X	X	0	0	1	1	0	Funktionsauswahlsignal $\overline{FSL2}$ aktiv
	X	X	X	0	0	1	1	1	Tastaturschnittstelle in Richtung Tastatur Funktionsauswahl mit $\overline{UCS3}$
	X	X	X	1	0	0	0	0	Daten SIO-Kanal A Normalbetrieb
	X	X	X	1	0	1	0	0	Testmodus
	X	X	X	1	0	0	0	1	Steuerworte SIO-Kanal A Normalbetrieb
	X	X	X	1	0	1	0	1	Testmodus
	X	X	X	1	0	0	1	0	Daten SIO-Kanal B Normalbetrieb
	X	X	X	1	0	1	1	0	Testmodus
	X	X	X	1	0	0	1	1	Steuerworte SIO-Kanal B Normalbetrieb
	X	X	X	1	0	1	1	1	Testmodus
	X	X	X	1	1	0	0	0	Steuerworte CTC-Kanal 0 Normalbetrieb
	X	X	X	1	1	1	0	0	Testmodus
	X	X	X	1	1	0	0	1	Steuerworte CTC-Kanal 1 Normalbetrieb
	X	X	X	1	1	1	0	1	Testmodus

X	X	X	1	1	0	1	0	Steuerworte CTC-Kanal 2	Normalbetrieb
X	X	X	1	1	1	1	0		Testmodus
X	X	X	1	1	0	1	1	Steuerworte CTC-Kanal 3	Normalbetrieb
X	X	X	1	1	1	1	1		Testmodus

4.3. Bereitstellung der Übertragungsfrequenzen für SIO

Zur Ermittlung der zu programmierenden Zeitkonstante für die CTC-Kanäle 0, 1 und 2 dient die folgende Allgemeine Beziehung:

$$Ü_{SIO} = \frac{f_{TAKT}}{VT_{SIO} \cdot VT_{CTC} \cdot ZK_{CTC}}$$

$Ü_{SIO}$ Übertragungsgeschwindigkeit des SIO in Bend

VT_{SIO} Vorteiler des SIO

VT_{CTC} Vorteiler des CTC

ZK Zeitkonstante des CTC

f_{TAKT} Frequenz des Systemtakts (2.4576 MHZ)

Die CTC-Kanäle 0, 1 und 2 sind als Zeitgeber zu betreiben.

$Ü_{SIO}$/Bd	ZR bei $VT_{CTC} = 16$, $VT_{SIO} = 16$
150	64
200	48
300	32
600	16
1200	8
2400	4
4800	2
9600	1

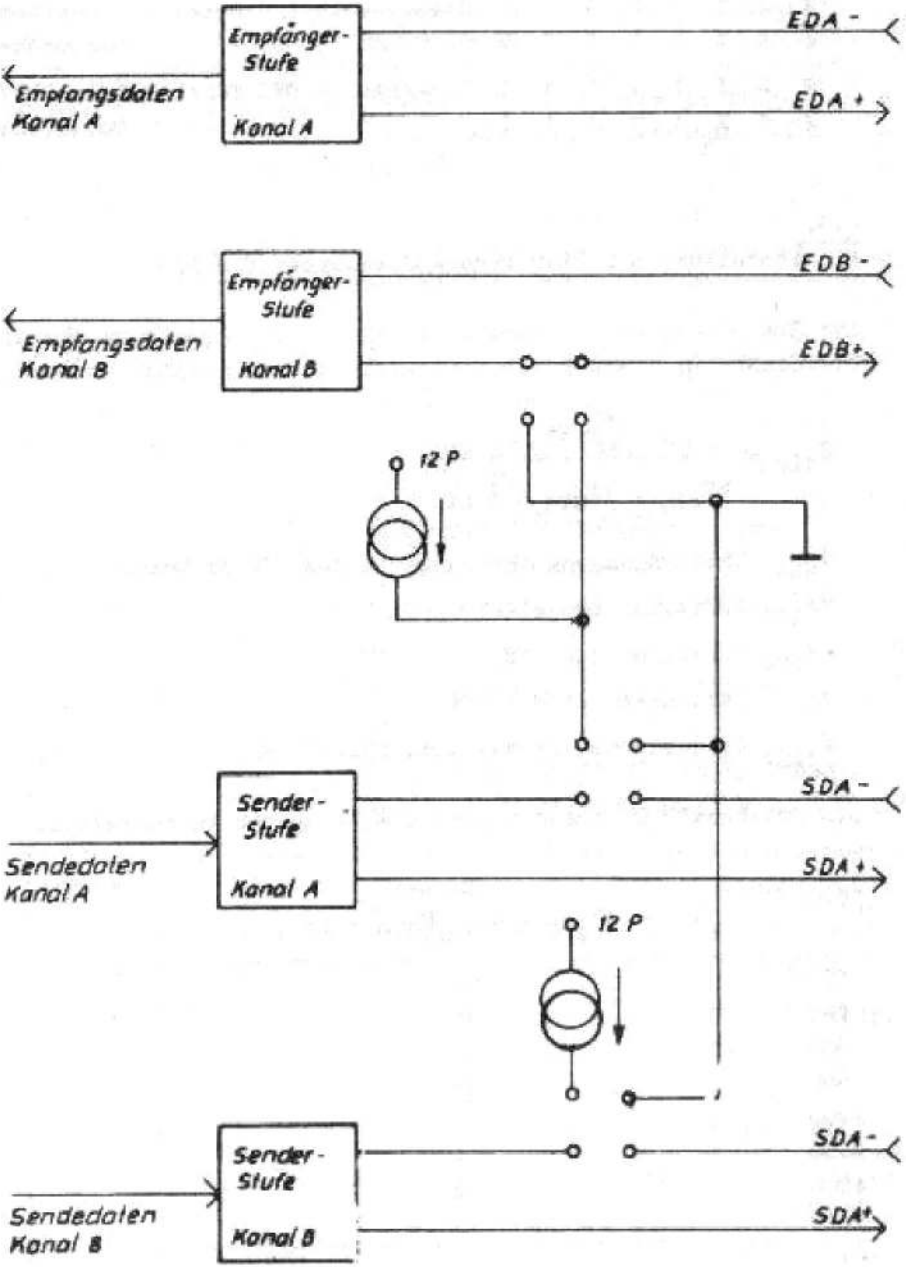
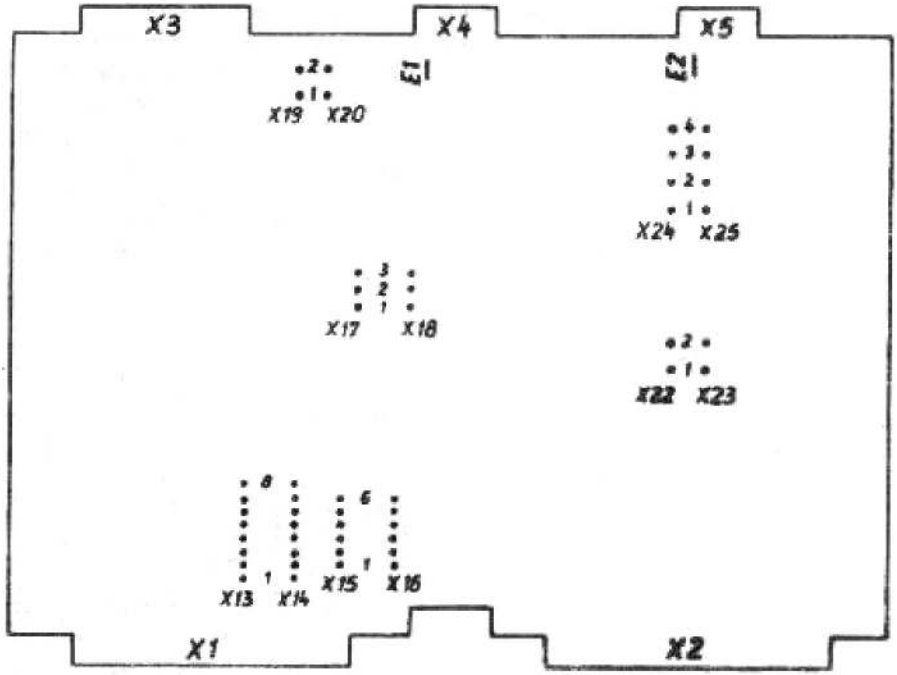


Abb. I/1 Prinzip der IFSS-Kabelstufen



X1 ... X5 Steckverbinder

X13 ... X25 Wickelstiftreihen

Abb. I/2 Programmierfelder Steckeinheit

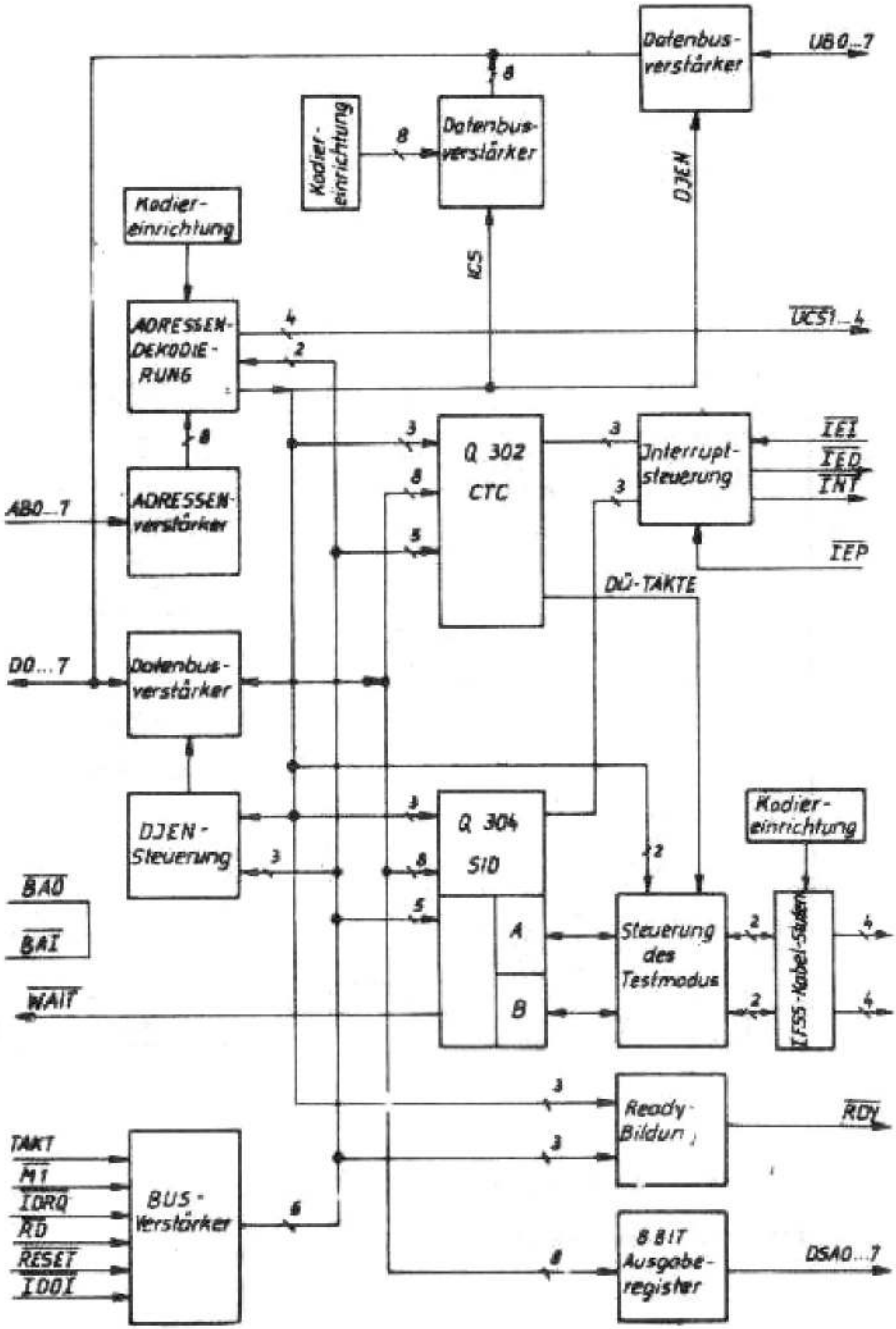


Abb. I/3 Logische Struktur ATS K 7028.10

II.

ATS K 7028.20

1.

Kurzcharakteristik

Die Anschlußsteuerung ATS K 7028.20 realisiert im MRS K 1520 jeweils einen IFSS- und einen V.24-Datenübertragungskanal und ermöglicht den standardgemäßen Anschluß einer DEKK-Tastatur am Systembus K 1520.

Darüber hinaus steht auf der Anschlußeinheit ein Ausgaberegister mit 8 bit Speicherbreite für spezielle Anwendungen zur Verfügung.

2.

Technische Daten

Steckeinheitenabmessungen:	215 mm x 170 mm
Steckraster:	20 mm
Steckverbinder:	2 x 58polig, indirekt Bauform 304-58 TGL 29331/03 2 x 26polig, indirekt Bauform 102-26 TGL 29331/04 1 x 5polig, indirekt Bauform 103-5 TGL 29331/04
Einsatzklasse:	5/60/30/95/10-1
Stromversorgung: (ohne angeschlossene Tastatur)	+ 5 V ± 5 %, typ. 1,5 A + 12 V ± 5 %, typ. 0,06 A - 12 V ± 5 %, typ. 0,05 A
Kanäle je Steckeinheit:	2 unabhängige E/A-Kanäle (1 IFSS-Kanal, 1 V.24-Kanal) 1 Kanal zum Anschluß einer DEKK-Tastatur 1 8-Bit-Parallel-Ausgaberegister, geeignet zur direkten Ansteuerung von LED-Anzeigen; Abfragemöglichkeit für 1 Selektorbyte

V.24-Kanal
(X4)

Arbeitsmodus: DÜ- oder Testmodus
Betriebsweisen:
duplex, halbduplex
Gleichlaufverfahren:
Synchron, asynchron
Zeichenformat: 5 ... 8 Bit/Zeichen
Parität: gerade, ungerade, ohne
Übertragungsgeschwindigkeit:
200, 300, 600, 1200, 2400,
4800, 9600 Bd
Übertragungswege:
Öffentliches Fernsprechnetz
Öffentliche Datennetze
Systemeigene Leitungen (innerhalb des Nutzerterritoriums)
Anschlußgeräte:
Modem
GDN
Terminals mit Schnittstellen nach V.24
Elektrische Bedingungen:
nach V.28 bzw. TGL 29077/02
Länge des Anschlußkabels:
max. 15 m

IFSS-Kanal
(X5)

Arbeitsmodus: DÜ- oder Testmodus
Betriebsweisen:
duplex, halbduplex
Gleichlaufverfahren: asynchron
Zeichenformat: 5 ... 8 Bit/Zeichen
Stopbitlänge: 1 1 1/2, 2 Bit
Parität: gerade, ungerade, ohne
Übertragungsgeschwindigkeit:
150, 200, 300, 600, 1200,
2400, 4800, 9600 Bd
Übertragungsentfernung:
max. 500 m
Elektrische Bedingungen der
Stromschleifen:

	Logisch '0': 0 ... 3 mA Logisch '1': 15 ... 25 mA
Anschluß zum Systembus (X1)	8 Adressenleitungen (AB0 ... AB7) 8 Datenleitungen (DB0 ... DB7) 11 Steuerleitungen (M1, /RD, /IORQ, /IODI, TAKT, /RESET, /IEI, /IOE, /WAIT, /RDY, /INT)
Tastatur-Kanal (X3)	8 Datenleitungen (UD0 ...UD7) 4 Auswahlleitungen (/UCS1 ... /UCS4) 1 Gültigkeitssignal (/UINT)
Ausgabe-Register	Speicherbreite: 8 Bit Max. Belastung je Ausgang im Pull-Down-Betrieb: 15 mA
Selektorbyte	8 Bit (über Programmierfeld frei kodierbar) Abfrage durch die ZVE über den Datenbus

3. Funktionsbeschreibung

3.1. Funktionskomplexe

Die ATS K 7028.20 besteht aus folgenden wesentlichen Funktionskomplexen:

- Busanpassung
- Takterzeugung durch CTC
- Schnittstellensteuerung für IFSS und V.24 durch SIO
- Steuerung des Testmodus
- Kabelstufen für IFSS und V.24
- Steuerung der Tastatur-Schnittstelle

Ausgabe-Register
Abfrage des Selektorbyte

3.1.1. BUS-Anpassung

Die Adressen-, Daten- und Steuersignale werden durch spezielle Anpassungsbausteine (SB12, SB16) von den Bausteinen Q304 (SIO) und Q302 (CTC) sowie den übrigen Funktionskomplexen entkoppelt. Die bidirektionalen Verstärkerbausteine SB16 werden in Richtung Systembus gesteuert, falls die Bedingungen

IORQ . RD . /IODI . GÜLTIGE ADRESSE
v IORQ . M1 . IEI . IEO

erfüllt sind.

Die Adressenbits werden zur Unterscheidung von Daten- und Steuerinformationen für Kanal A/B, zur Bildung der Chip-Auswahlsignale und der Funktionsauswahlsignale für den Tastaturkanal über BUS-Verstärker (SB12) bereitgestellt.

Das Kennungssignal RDY wird aus den Bedingungen

CE . IORQ . /IODI . /M1
v IORQ . M1 . IEI . /IEO

gebildet.

Die Signale /RDY, /WAIT und /INT werden zur Verstärkung über Open-Kollektorstufen geführt.

Die Steuerung der Interrupt-Kette erfolgt entsprechend den in der TGL 37271 (Linieninterface MUS K 1520) angegebenen Prinzipien.

3.1.2.

Takterzeugung durch CTC

Der Baustein Q302 (CTC) wird als programmierbarer Frequenzteiler zur Bereitstellung der vom Baustein Q304 (SIO) benötigten Sende- und Empfangstakte benutzt. Die Kanäle 0,1 und 2 des CTC sind zu diesem Zweck als Zeitgeber entsprechend der zu realisierenden Übertragungsgeschwindigkeit der seriellen Daten (Baudrate) zu programmieren. Dabei gilt folgende feste Zuordnung:

	Betriebsart		
	asynchron	synchron	Test-Modus
Sendetakt TxC Kanal A	CTC-Kanal 0	Leitung 114	CTC-Kanal 0
Empfangstakt RxC Kanal A	CTC-Kanal 1	Leitung 115	CTC-Kanal 0
Sende-/Empfangstakt Kanal B	CTC-Kanal 2	- "	CTC-Kanal 2

Die Auswahl zwischen Asynchron- und Synchronbetrieb bei Kanal A erfolgt über eine Wickelverbindung entsprechend Abschnitt 3.3.

3.1.3

Steuerung der Datenübertragung durch SIO

Die Aufgabe des Bausteins Q304 besteht in der Parallel-Serien-Wandlung der Ausgabedaten der ZVE sowie der Rückwandlung der über die Kabelstufen empfangenen seriellen Eingabedaten einschließlich der zugehörigen Schnittstellensteuerung. Die beiden Kanäle des Bausteins sind unabhängig voneinander zu betreiben und zu programmieren.

Die Programmierung des Bausteins erfolgt durch Steuerworte, die von der ZVE zum Baustein ausgegeben werden. Die Bereit- und Statusinformationen werden über Eingabebefehle gelesen oder können der ZVE durch Interrupts gemeldet werden. Nach dem Anfangsladen der Steuerregister des Bausteins kann die Datenübertragung (Ein- und Ausgabe) beginnen. Die beiden Datenübertragungs-Kanäle sind voll duplexfähig, so daß Ein- und Ausgabevorgänge zeitlich parallel ablaufen können.

Bezüglich der spezifischen Arbeitsweise des Bausteins Q304 (SIO) sei auf die umfangreiche Bausteindokumentation verwiesen.

3.1.4. Steuerung des Testmodus

Die beiden E/A-Kanäle der Steckeinheit können unabhängig voneinander im Testmodus betrieben werden. Damit ist auch unter 'on-line'-Bedingungen eine Prüfung der Arbeitsfähigkeit der Kanalelektronik möglich. Der Testmodus kann über das Programm eingeschaltet werden und stellt einen logischen Kurzschluß zwischen Sendedatenausgang und Empfangsdateneingang des jeweils ausgewählten SIO-Kanals her. Der eingeschaltete Testmodus bleibt gespeichert, bis eine Rückumschaltung in den Normalzustand (DÜ-Modus) erfolgt. Im Testmodus gelangen keine Sendedaten zu den Kabelstufen bzw. werden keine Empfangsdaten vom Interface ausgewertet.

3.1.5. IFSS-Kabelstufen

Das IFSS ist ein serielles Interface zur direkten Kopplung von Ein-/Ausgabe-Geräten über Entfernungen bis zu 500 m in der speziellen Auslegung als 20 mA-Stromschleife. Der Datenaustausch erfolgt asynchron im Start-Stop-Verfahren über eine vieradrige Duplexverbindung. Je zwei Leitungen bilden

eine Stromschleife (Sende- und Empfangsschleife), die über optoelektronische Koppler mit der Ein- und Ausgabelogik verbunden ist. Der Strom in der Schleife beträgt im Zustand der logischen '1' (Ruhezustand) 15 mA ... 25 mA (Nennwert 20 mA) und im Zustand logisch '0' 1 mA ... 3 mA (Nennwert 2 mA).

Die Einspeisung des Schleifenstroms kann sowohl auf der Steckeinheit (Aktivmodus) als auch auf der jeweiligen Gegenstelle (Passivmodus) erfolgen. Dazu befinden sich auf der Steckeinheit K 7028.20 zwei Konstantstromquellen, die entsprechend dem gewünschten Arbeitsmodus in die Sende- und Empfangsschleife eingeschaltet werden können (s. Abb. II/1).

Die Datenübertragungsrate ist für Sende- und Empfangsschleife gleich und beträgt max. 9600 Bd. Mit dem CTC-Baustein Q302 können andere Übertragungsraten programmiert werden. Bezüglich der speziellen Übertragungsparameter (Anzahl der Stopbits, Paritätsprüfung, Anzahl der Datenbits je Zeichen) können die Funktionen des Bausteins Q304 voll genutzt werden.

Die Kabelstufen der IFSS-Schnittstelle sind so ausgelegt, daß Vertauschungen der Anschlüsse oder Schlüsse auf den Übertragungsleitungen nicht zur Beschädigung der Kabelstufen führen.

3.1.6. Pegelanpassung TTL/V.24

Die Umsetzung auf die erforderlichen V.24-Schnittstellenpegel erfolgt durch entsprechende V.24-Pegelanpaßstufen sende- und empfangsseitig. Durch Leitungstreiber und Leitungsempfänger werden gleichfalls die vom SIO benutzten Signale zur Modemsteuerung an den V.24-Pegel angepaßt.

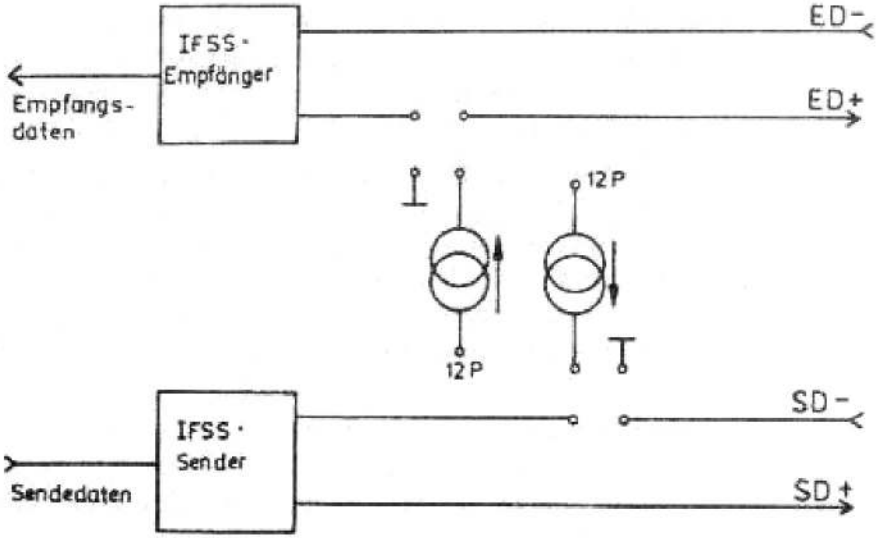


Abb. II/1 Prinzip der IFSS-Kabelstufen

3.1.7.
Stromversorgung 12N

Die für den Betrieb der V.24-Kabelsendestufen erforderliche Spannung - 12 V ist der Steckeinheit K 7028.20 von außen über die Anschlüsse X2:A27, B27 zuzuführen.

3.1.8.
Steuerung der Tastaturtrennstelle

Die Tastaturtrennstelle ermöglicht den Anschluß einer standardisierten DEKA-Tastatur entsprechend KROS-R 5103. Der Anschluß erfolgt über eine bidirektionale 8-Bit-Schnittstelle, bestehend aus 8 Datenleitungen UB0 ... UB7, 4 Funktions-Auswahlleitungen /UCS1 ... /UCS4 sowie dem Gültigkeits-Signal /UINT. Die Ankopplung der Tastatur-Datenleitungen an den

Datenbus K 1520 erfolgt über entsprechende BUS-Verstärker (SE16), die in Richtung Systembus gesteuert werden, wenn die Bedingung

/IOOI.IORQ./M1.GÜLTIGE ADRESSE

erfüllt ist.

Gleichzeitig wird dabei das Signal /RDY gebildet.

Die Auswahlsignale /UCS1 ... /UCS4 für die verschiedenen Tastaturfunktionen werden durch Adressenentschlüsselung gebildet. Die Beschreibung der Tastaturfunktionen ist der jeweiligen Dokumentation zu entnehmen.

Das Gültigkeitssignal /UINT von der Tastatur steht über X2:B14 auf dem Koppelbus zur spezifischen Benutzung zur Verfügung.

3.1.9.
Ausgabe-Register

Das auf der Steckeinheit vorhandene Ausgaberegister ermöglicht die parallele Speicherung eines 8 Bit-Datenwortes. Das Einschreiben der Information vom Datenbus in das Register erfolgt, wenn die Bedingung

/IODI.IORQ./M1.GÜLTIGE ADRESSE

erfüllt ist.
Dabei wird das Signal /RDY gebildet.

Die Information des Registers bleibt bis zum nächsten Einschreibvorgang gespeichert. Die Speicherausgänge DSA0 ... DSA7 des Registers (SE12) sind über den Koppelbus (X2) zugänglich. Die Belastung der einzelnen Ausgänge beträgt im 'Low'-Zustand max. 15 mA.

3.1.10.
Abfrage des Selektorbyte

Über das Programmierfeld X13 - X14 besteht die Möglichkeit, ein Datenwort von 8 Bit Länge zu kodieren und zur anwenderspezifischen Auswertung in die ZVE zu laden. Die Kodierung dieses Selektorbyte kann auf dem Datenbus K 1520 gelesen werden, wenn die Bedingung

/IODI.IORQ./M1.GÜLTIGE ADRESSE

erfüllt ist.
Dabei wird das Signal /RDY gebildet.

3.2.
Anschlußbedingungen

3.2.1.
Systembus- und Koppelbusanschlüsse der STE

Die Anschlußbedingungen an den Systembus sind in der TGL 37271 (Linieninterface BUS K 1520) dargelegt.

Die auf der ATS verwendeten bzw. realisierten Signale sind unter Pkt. 2. aufgeführt.

Die Belegung des Koppelbus (X2) der ATS ist in der folgenden Tabelle wiedergegeben.

Kontakt	Signalname	Kontakt	Signalname
A08	DSA6	A11	DSA2
B08	DSA7	B11	DSA3
A09	DSA5	B14	/UINT
B09	DSA4	A27	12N
A10	DSA1	B27	12N
B10	DSA0	B13	/BBL1
		A13	/BBL2

3.2.2.

Anschlüsse zur seriellen Datenübertragung

Die Anschlüsse der beiden Datenübertragungskanäle befinden sich an der Griffseite der Steckeinheit.

X4 = V.24-Anschluß (25pol. Steckerleiste)
X5 = IFSS-Anschluß (5pol. Steckerleiste)

Die Schnittstellenleitungen des IFSS-Kanals sind folgenden Kontakten am Steckverbinder zugeordnet:

Kontakt	Leitung
A01	SD-
B02	SD+
A03	ED+
B04	ED-
A05	SCHIRM

Für die Belegung der Kontakte am V.24-Steckverbinder gilt die nachstehende Zuordnung:

Kontakt	Schnittstellenleitung	
A01	102	Betriebserde
A03	103	Sendedaten
A05	105	Aufforderung zum Senden
A07	107	DÜE betriebsbereit
A09	109	Empfangssignalpegel
A13	115	Empfangsschrittakt (Quelle: DÜE)
BC2	125	Ankommender Ruf
B04	104	Empfangsdaten
B06	106	Bereit zum Senden
B08	108/1	Datenendstelle mit Übertragungsweg verbinden
	108/2	Datenendstelle betriebsbereit
B10	111	Wahl der Übertragungsgeschwindigkeit durch die DEE
B12	114	Sendeschrittakt (Quelle: DÜE)

3.2.3.
Tastaturanschluß

Der Anschluß einer Tastatur erfolgt griffseitig über den indirekten 26poligen Steckverbinder X3. Die Belegung der Kontakte ist der folgenden Tabelle zu entnehmen.

Kontakt	Signalname	Kontakt	Signalname
A01	0O	B01	0O
A02	-	B02	5N
A03	UB1	B03	UB0
A04	UB3	B04	UB2
A05	UB5	B05	UB4
A06	UB7	B06	UB6
A07	5P	B07	/UINT
A08	/UCS4	B08	-
A09	/UCS2	B09	/UCS1
A10	5P	B10	/UCS3
A11	5P	B11	5P
A12	12P	B12	5P
A13	0O	B13	5P

3.3.
Einstellmöglichkeiten auf der Steckeinheit

3.3.1.
Zuweisung der STE-Adresse

Als Adresse für die ATS K 7028.20 werden die niederen 8 Bit der 16 Bit breiten Adresse des K 1520-Bus gewertet.

Aus den Adreßbits AB5, AB6 und AB7 wird auf der ATS die Steckeinheiten-Adresse gebildet. Über das Programmierfeld X15 - X16 können 8 verschiedene Anfangsadressen eingestellt werden.

Durch Dekodierung der Adreßbits AB0 ... AB4 werden beim Anliegen einer gültigen STE-Adresse die Funktionsauswahl- und Chip-Enable-Signale gebildet (s. Pkt. 4.2.).

Das Einstellen der STE-Adresse erfolgt entsprechend der nachstehenden Tabelle:

STE-ADRESSE	ERFORDERLICHE WICKELBRÜCKEN X15 - X16					
	1-1	2-2	3-3	4-4	5-5	6-6
00		x		x		x
20	x			x		x
40		x	x			x
60	x		x			x
80		x		x	x	
A0	x			x	x	
C0		x	x		x	
E0	x		x		x	

3.3.2. Zuführung der Zählimpulse für CTC-Kanal 3

Der Kanal 3 des Bausteins Q302 wird für die Erzeugung der Sende- bzw. Empfangstaktfrequenzen nicht benötigt und steht dem Anwender als Zählkanal zur Verfügung. Die Zuführung der Zählimpulse zum Eingang CLR/TRG 3 des Bausteins Q302 erfolgt über die Brücken X17 - X18.

Impulse werden extern über Koppelbus (X2)
Kontakt A22 zugeführt X17:1 - X18:1
Zuführung der Impulse vom Ausgang
ZC/TO0 des Bausteins Q302 X17:2 - X18:2
Zuführung der Impulse vom Ausgang
ZC/TO2 des Bausteins Q302 X17:3 - X18:3

3.3.3.
Kodierung des Selektorbytes

Die Kodierung des Selektorbytes erfolgt über das Programmierfeld X13 - X14. Die Bedeutung der einzelnen Bits ist durch den Anwender definierbar.

Bezüglich der Zuordnung der Selektorbits zu den Datenbus-Signalen gilt:

X13.1 - X14.2	DB7
X13.2 - X14.2	DB6
.	.
.	.
.	.
X13.8 - X14.8	DB0

Für die Zuordnung der logischen Pegel gilt:

Brücke X13 - X14 geschlossen: logisch '0'
Brücke X13 - X14 offen: logisch '1'

3.3.4.
Bondvarianten des Bausteins Q304

Der Baustein Q304 kann auf der Steckeinheit K 7028.20 in den Bondvarianten 0 und 1 eingesetzt werden, wobei je nach Typ die folgenden Verbindungen erforderlich sind.

Bondvariante 0 (SIO/0)	X19:1 - X20:1
Bondvariante 1 (SIO/1)	X20:1 - X20:2 X19:1 - X19:2

3.3.5.
IFSS-Modus

Sende- und Empfangsschleife des IFSS-Kanals können wahlweise im Aktivmodus (Stromeinspeisung auf der Steckeinheit) oder im Passivmodus (Stromeinspeisung durch die jeweilige Gegenstelle) betrieben werden. Dazu werden die auf der Steckeinheit vorhandenen Konstantstromquellen über Wickelverbindungen entsprechend dem gewünschten Arbeitsmodus verdrahtet.

x - Stromeinspeisung auf der Steckeinheit

SENDESCHLEIFE	EMPFANGSSCHLEIFE	ERFORDERLICHE WICKELVERBINDUNGEN
-	-	X21:1 - X22:1 X21:4 - X22:4
x	-	X21:1 - X22:2 X21:2 - X22:1 X21:4 - X22:4
-	x	X21:1 - X22:1 X21:3 - X22:4 X22:3 - X21:4
x	x	X21:1 - X22:2 X21:2 - X22:1 X21:3 - X22:4 X22:3 - X21:4

3.3.6.
Einstellung der Betriebsart

Auf der Steckeinheit K 7028.20 erfolgt die Umschaltung zwischen den Betriebsarten 'Synchron' und 'Asynchron' durch die folgenden Wickelverbindungen:

ASYNCHRON	X11:1 - X12:1
SYNCHRON	X11:2 - X12:2

3.3.7.
Wahl der Übertragungsgeschwindigkeit

Die Übertragungsgeschwindigkeit auf der Datenübertragungsstrecke kann durch Veränderung des Steuerzustandes auf der Leitung 111 zwischen zwei Werten bzw. Bereichen umgeschaltet werden.

Steuerzustand der Ltg. 111	Potential	Verbindung
Hohe Geschwindigkeit (1200 Bd)	> + 3 V	X9:1 - X10:1
Niedrige Geschwindigkeit (600 Bd)	< - 3 V	X9:2 - X10:2

4.
Programmierung

4.1.
Betriebsweise der ATS

4.1.1.
Betriebsweise der seriellen Schnittstelle

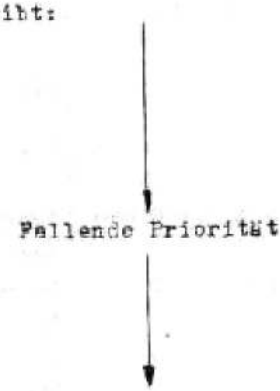
Die serielle Ein- und Ausgabe der Daten über den IFSS-Kanal und den V24-Kanal wird durch den SIO-Baustein Q304 entsprechend dem jeweiligen Übertragungsverfahren realisiert. Die spezifischen Übertragungsparameter (Anzahl der Stopbits, Paritätsprüfung, Anzahl der Datenbits je Zeichen) werden durch Steuerworte, die von der ZVE zum Baustein ausgegeben werden, programmiert.

4.1.2.
Betriebsweise der Systembus-Schnittstelle

Die Datenübertragung auf dem Interface kann wahlweise im Interrupt- oder im Polling-Betrieb gesteuert werden.

Interrupt-Betrieb
Die Bausteine Q304 (SIO) und Q302 (CTC) sind auf der STE zu einer Interrupt-Kette zusammengeschaltet, so daß sich die folgenden Prioritätenreihe ergibt:

SIO	Empfänger	Kanal A
	Sender	Kanal A
	Status	Kanal A
SIO	Empfänger	Kanal B
	Sender	Kanal B
	Status	Kanal B
CTC	Kanal 0	
	Kanal 1	
	Kanal 2	
	Kanal 3	



Polling-Betrieb
Durch ein Wechselspiel zwischen Laden der Schreibregister des SIO, Ein- und Ausgabe von Daten und Auswerten der Statusregister des Bausteins ist der Polling-Betrieb zur Steuerung der seriellen Datenübertragung möglich.

4.1.3.
Betriebsweise der Tastaturschnittstelle

Daten- und Statusinformationen können über den Datenbus K 1520 gelesen werden, wenn die Funktionsauswahlsignale /UCS1 bzw. /UCS2 anliegen. Die Ausgabe von Informationen vom Datenbus zur Tastatur erfolgt zusammen mit den Auswahlsignalen /UCS2 bzw. /UCS4.

Die Tastaturschnittstelle ist im Polling-Modus oder unter Nutzung des Gültigkeitssignals /UINT im Unterrupt-Modus betreibbar.

4.2.

Adressenverschlüsselung für die STE

Die für die Adressierung der Steckeinheit benutzten Adreßbits AB5, AB6 und AB7 werden durch das Programmierfeld X15 - X16 festgelegt (Anfangsadresse der Steckeinheit). Die funktionelle Bedeutung der Ein/Ausgabe-Befehle der ZVE wird durch die Adreßbits AB0 ... AB4 bestimmt, wobei die in der nachfolgenden Zusammenstellung aufgeführten Adressenkombinationen nutzbar sind.

AB 7 6 5 4 3 2 1 0	Bemerkungen
X X X 0 0 0 0 0	Tastaturschnittstelle in Richtung Systembus, Funktionsauswahl mit /UCS1
X X X 0 0 0 0 1	Tastaturschnittstelle in Richtung Systembus, Funktionsauswahl mit /UCS2
X X X 0 0 0 1 0	Tastaturschnittstelle in Richtung Tastatur, Funktionsauswahl mit /UCS4
X X X 0 0 0 1 1	Einlesen des Selektorbyte auf DB0 ... DB7
X X X 0 0 1 0 0	Übernahme der Information vom Datenbus ins Ausgabe-Register
X X X 0 0 1 1 1	Tastaturschnittstelle in Richtung Tastatur, Funktionsauswahl mit /UCS3
X X X 0 0 1 0 1	Funktionsauswahlsignal /BSL1 aktiv
X X X 0 0 1 1 0	Funktionsauswahlsignal /BSL2 aktiv
X X X 1 0 0 0 0	Daten SIO-Kanal A — Normalbetrieb
X X X 1 0 1 0 0	Daten SIO-Kanal A — Testmodus
X X X 1 0 0 0 1	Steuerworte SIO-Kanal A — Normalbetrieb
X X X 1 0 1 0 1	Steuerworte SIO-Kanal A — Testmodus
X X X 1 0 0 1 0	Daten SIO-Kanal B — Normalbetrieb
X X X 1 0 1 1 0	Daten SIO-Kanal B — Testmodus
X X X 1 0 0 1 1	Steuerworte SIO-Kanal B — Normalbetrieb
X X X 1 0 1 1 1	Steuerworte SIO-Kanal B — Testmodus
X X X 1 1 0 0 0	Steuerworte CTC-Kanal 0 — Normalbetrieb
X X X 1 1 1 0 0	Steuerworte CTC-Kanal 0 — Testmodus

AB 7 6 5 4 3 2 1 0	Bemerkungen	
X X X 1 1 0 0 1	Steuerworte CTC-Kanal 1	Normalbetrieb
X X X 1 1 1 0 1		Testmodus
X X X 1 1 0 1 0	Steuerworte CTC-Kanal 2	Normalbetrieb
X X X 1 1 1 1 0		Testmodus
X X X 1 1 0 1 1	Steuerworte CTC-Kanal 3	Normalbetrieb
X X X 1 1 1 1 1		Testmodus

4.3. Bereitstellung der Übertragungsfrequenzen

Zur Bestimmung der Zeitkonstanten für die CTC-Kanäle 0,1 und 2 (IFSS-Kanal und V.24- Kanal bei Asynchronbetrieb) gilt folgende allgemeine Beziehung:

$$\ddot{U}_{SIO} = \frac{f_C}{VT_{SIO} \cdot VT_{CTC} \cdot ZK_{CTC}}$$

$\ddot{U}_{SIO}$ Übertragungsgeschwindigkeit des SIO in Band
VT_{SIO} Vorteiler des SIO
VT_{CTC} Vorteiler des CTC
ZK_{CTC} Zeitkonstante des CTC
f_C Frequenz des Systemtaktes (2.4576 MHz).

Die CTC-Kanäle 0, 1 und 2 sind als Zeitgeber zu betreiben.

U_{SIO} [Bd]	ZK_{CTC} (VT_{SIO} = 16, VT_{CTC} = 16)
150	64
200	48
300	32
600	16
1200	8
2400	4
4800	2
9600	1

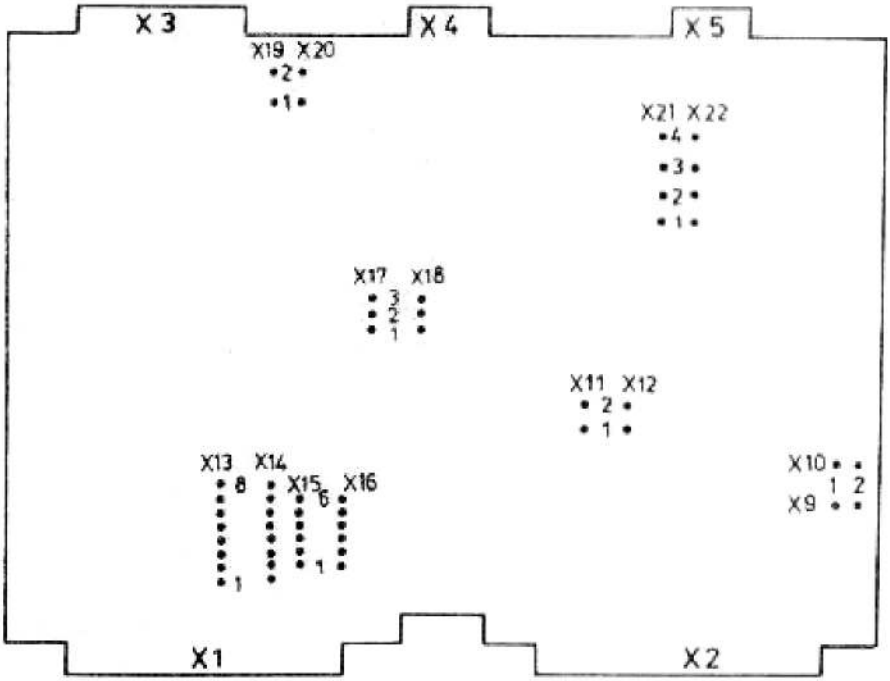
4.4.
Zuordnung der V.24-Schnittstellenleitungen

Die nachfolgende Übersicht gibt die SIO-Eingänge bzw. Ausgänge und deren Zuordnung zu den einzelnen Schnittstellenleitungen wieder.

SIO-Anschlüsse Kanal A	Schnittstellenleitung		Adressierbar über
/RTS	Sendeaufforderung	105	WR5/DB1
/DTR	Datenstation bereit	108	WR5/DB7
/DCD	Auswertung der Leitung	109	RR0/DB3
/CTS	Bei /RTS='H' Auswertung der Leitung 107 Bei /RST='L' Auswertung der Leitungen 106 u. 107 [1]		RR0/DB5
/RxD	Serielle Empfangsdaten	104	-
/TxD	Serielle Sendedaten	103	-
/RxC	Empfangsschrittakt	115	-

SIO-Anschlüsse Kanal A	Schnittstellenleitung	Adressierbar über
/TxC /SYNC	Sendeschrittakt 114 Wird als externe Leitung nicht benutzt	-

1) Der Zustand /CTS='L' wird bei /RTS='L' nur unter der Bedingung erreicht, daß sich die Leitungen 106 und 107 gleichzeitig im BIN-Zustand befinden.



X1..X5 Steckverbinder

X9..X22 Wickelstiftreihen

Abb. II/2 Programmierfelder der Steckeinheit

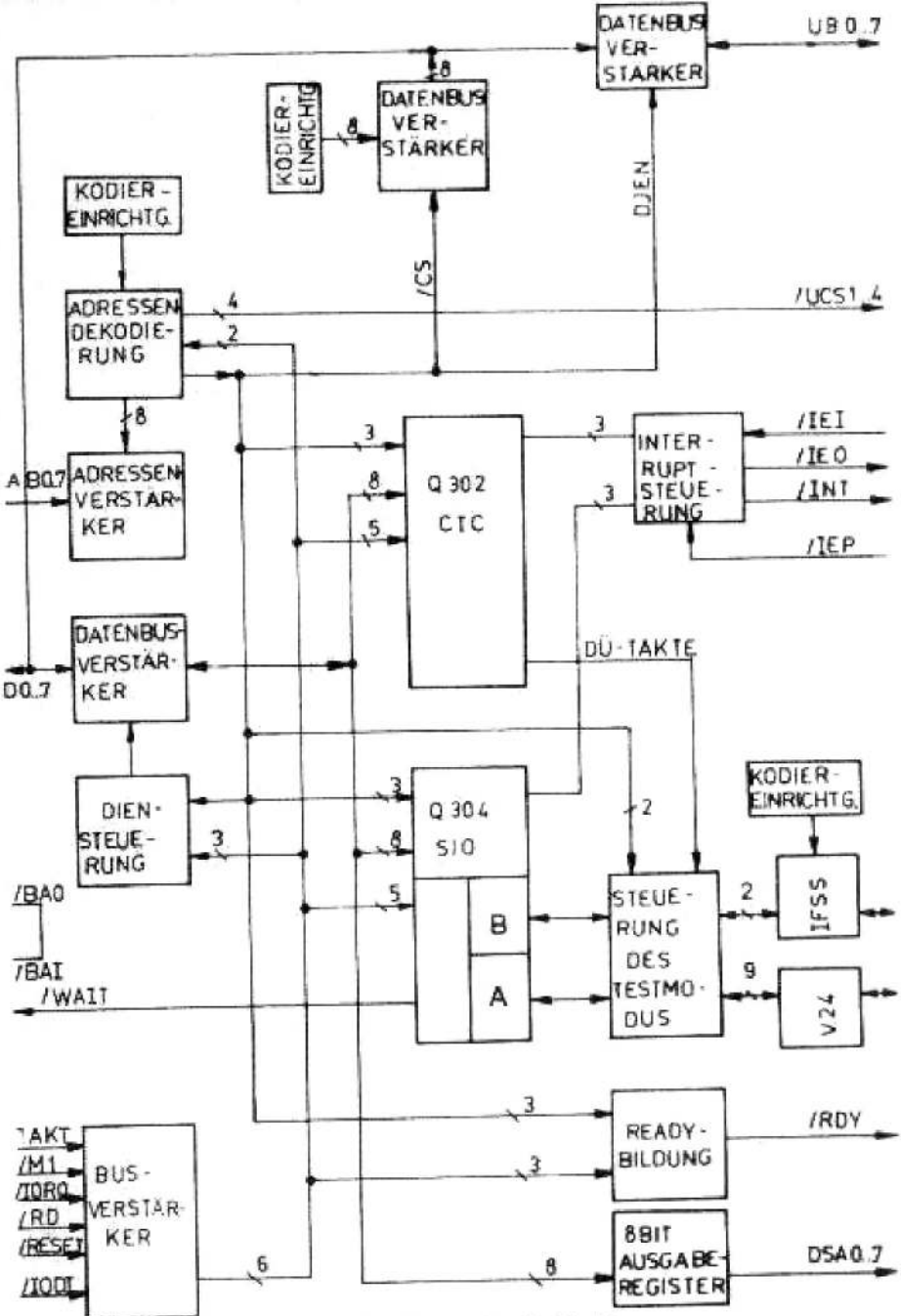


Abb. II/3 Logische Struktur ATS 7028.20